

Mixed-Signal Automation

Automatisierter Analogentwurf

Moderne Geschäftsmodelle im IC-Design skalieren besonders gut mit einem hohen Grad an Automatisierung und Nachnutzbarkeit. Dies zeigt sich eindrucksvoll im Digitalentwurf. Der Analogentwurf ist hingegen noch wenig automatisiert, wodurch die Entwicklungszeiten lang, die Nachnutzbarkeit vergleichsweise gering und die Entwurfsrisiken sowie Entwicklungskosten hoch sind. Steigende Systemkomplexität und immer kleinere Technologieknoten verschärfen diese Herausforderungen zunehmend.

Deswegen unterstützt Sie das Fraunhofer IIS/EAS mit Lösungen für mehr Automatisierung im Analogentwurf. Unter anderem haben wir mit Intelligent IP (IIP) einen Ansatz entwickelt, der nutzerfreundlich typische analoge Grundsaltungen automatisiert und den Entwurf so beschleunigt. Darüber hinaus automatisieren wir Entwurfsschritte individuell nach Kundenwunsch.

Unsere Leistungen

- Beratungsdienstleistung zu Entwurfs- und Automatisierungswerkzeugen im analogen und gemischt analog/digitalen IC-Entwurf
- Evaluationen und Machbarkeitsanalysen von Automatisierungslösungen einschließlich schneller Prototypenentwicklung
- Lizenzierung und Entwicklung PDK-agnostischer Generatoren zur automatisierten Schaltungs- und Layout-Erzeugung
- Bereitstellung unserer Intelligent IP-Methodik für Ihre Inhouse-Generator-Entwicklung
- Integration kundenspezifischer Automatisierungswerkzeuge in Ihre Entwurfsumgebung

Ihr Mehrwert

- Steigerung Ihrer Entwurfs-effizienz
- Minimierung von Entwurfsrisiken
- Übergreifende Designflows und Beratung von der Spezifikation bis hin zum Layout
- IIP als erprobte Automatisierungslösung
 - Nutzerfreundlicher und Flow-kompatibler Ansatz
 - Automatisierung typischer analoger Grundsaltungen sowie kundenspezifischer Aufgaben
 - PDK- und projektübergreifender Reuse von Schaltungen
 - Automatisierung hierarchischer Schaltungen

Mehr Informationen



Teil der

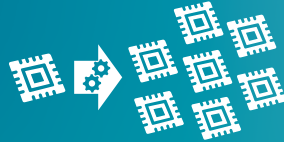
Standardized Automation

For Common Building Blocks



Reusable Analog IP

By Our Reuse Flow



Custom Analog Automation

According to Your Specification



IIP Framework and Flow Integration as Basis

(With Support for CAD and PDK Setups)

Your Challenge is Automated by Us
or
You Automate Yourself by Using Our Technology

Unsere Angebote zur Analog-automatisierung, die Ihre Entwicklungsrisiken verringern und helfen, Zeit und Geld zu sparen.

Unser Angebot

Unser Portfolio für den automatisierten Analogentwurf beinhaltet die Entwicklung von Software und Skripten für wiederkehrende und/oder fehleranfällige Entwurfsschritte insbesondere für die Cadence Virtuoso®-Entwurfsumgebung. Daneben entwickeln wir anwendungsorientierte und automatisierte Designflows von Schematic Entry über die Simulation bis zur Layout-Automatisierung. Unsere Angebote sind für Technologien von 350 nm bis 22 nm sowie FinFET-Technologien verschiedener Foundries anwendbar. Zusätzlich bieten wir projektübergreifende Automatisierung, Design-Portierung und -Migration an. Bei der Wahl der geeigneten Automatisierungsmethoden und Entwurfswerkzeuge stehen für uns Kosten, Nutzen sowie Usability für unsere Kunden im Fokus.

Der IIP-Ansatz

Intelligent IP bietet einen vollständig Flow-kompatiblen Ansatz zur Analogautomatisierung. Dadurch wird der Entwurf beschleunigt, die Entwurfssicherheit erhöht und der Reuse von Schaltungen über Projekte und Technologien hinweg ermöglicht. Wenn es sich als wirtschaftlich sinnvoll herausstellt – z. B. bei Teststrukturen oder häufig benötigten Schaltungsteilen von Produktfamilien – lässt sich die Methode bis hin zur Automatisierung ganzer hierarchischer Schaltungen einsetzen.

IP-Reuse mit Intelligent IP

Intelligent IP ermöglicht Ihnen IP-Reuse. Erzeugen Sie aus Ihren Schaltungen per Knopfdruck

eigene PDK-agnostische Generatoren und nutzen Sie diese in anderen Projekten für weitere Dimensionierungs-Varianten, andere PDK-Flavors oder weitere Ziel-Technologien. Dazu nutzen Sie IIP-Generatoren bereits beim Schematic-Entry und erhalten automatisiert Ihre parametrisierte Schaltung. Durch unsere Layout-Methoden entsteht zudem ein initiales LVS-sauberes Layout für die schnelle Erstuntersuchung.

Unser Ansatz ist dabei voll kompatibel zum üblichen Designflow. Sie können die erzeugten Entwurfsdaten wie gewohnt anpassen oder erweitern. Sie müssen dabei keinen Programmcode erstellen, können dies aber, wenn gewünscht. Per Knopfdruck erhöhen Sie mit Intelligent IP Ihre Entwurfseffizienz durch nutzerfreundliche und technologieunabhängige Automatisierung.

Kontakt

Benjamin Prautsch
Mixed-Signal Automation
Tel. +49 351 45691-280
benjamin.prautsch@eas.iis.fraunhofer.de

Fraunhofer-Institut für Integrierte Schaltungen IIS
Institutsteil Entwicklung Adaptiver Systeme EAS
Münchner Straße 16
01187 Dresden
www.eas.iis.fraunhofer.de